Searching PAJ Page 1 of 2

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 01-150862

(43) Date of publication of application: 13.06.1989

(51)Int.CI. G01R 1/073

H01L 21/66

(21)Application number: 62-310411 (71)Applicant: MITSUBISHI ELECTRIC CORP

(22)Date of filing: 07.12.1987 (72)Inventor: NISHIDA YOSHIHIDE

KOBAYASHI TOSHIYUKI

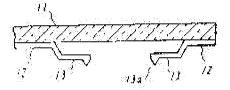
YOSHIKAWA YUUKI

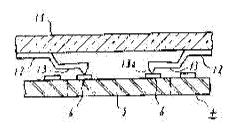
(54) PROBE CARD

(57)Abstract:

PURPOSE: To perform inspection even if the dimension of an electrode pad of a semiconductor device is small and the interval is narrow by forming plural conductive wirings on the surface of a probe card substrate and forming the tip part of these wirings in a cantilever-like contact which has been separated from the substrate surface.

CONSTITUTION: A contact 13 is a contact which has been formed in the tip part of each conductive wiring 12, floated from the surface of a probe card substrate 11 like a cantilever, and at the extreme tip, a contact part 13a projected downward is formed. Also, each conductive wiring 12 containing the contact 13 can be formed with high accuracy and minutely on the probe card substrate 11 by a process of a thin film formation, a lithography, etc. In this state, a probe card executes an inspection by allowing each corresponding





contact 13 to come into contact onto each electrode pad 6 of a semiconductor device 5 which has been formed in a wafer 4 and inputting and outputting an electric signal. In such a way, even in case of the semiconductor device in which the dimension of the electrode pad is small and its interval is narrow, the contact is brought into contact with the electrode pad with high accuracy, and the inspection can be performed.

LEGAL STATUS

Searching PAJ Page 2 of 2

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

19日本国特許庁(JP)

⑩特許出願公開

@ 公 開 特 許 公 報 (A) 平1-150862

@Int_Cl.4

識別記号

庁内整理番号

匈公開 平成1年(1989)-6月13日

G 01 R 1/073 H 01 L 21/66 E-6912-2G B-6851-5F

審査請求 未請求 発明の数 1 (全4頁)

9発明の名称 プローブカード

②特 願 昭62-310411

❷出 願 昭62(1987)12月7日

@発明者 西田 好秀

兵庫県尼崎市塚口本町8丁目1番1号 三菱電機株式会社

生產技術研究所内

@発明者 小林 利行

兵庫県尼崎市塚口本町8丁目1番1号 三菱電機株式会社

生產技術研究所內

@発 明 者 告 川 勇 希

兵庫県尼崎市塚口本町8丁目1番1号 三菱電機株式会社

生產技術研究所內

⑪出 願 人 三菱電機株式会社

東京都千代田区丸の内2丁目2番3号

砂代 理 人 弁理士 大岩 増雄 ケ

外2名

明 細 君

1. 発明の名称

プローブカード

- 2. 特許請求の範囲

- (1) プローブカード基板に設けられた複数の接触子を半導体装置の各電板パッドに接触し、電気信号を入出力して検査するプローブカードにおいて、上記ブローブカード基板面に複数の将電性配映を形成し、これらの導電性国際の先幅部を上記プローブカード基板面から浮かせ、片持はり状の接触子を形成したことを特徴とするプローブカード。
- (2) 将電性配線の全長のりち、少なくとも接触 子部を2層配線にし、下層部を上層部より線影張 係数の大きい材料にしたことを特徴とする特許請 求の範囲第1項記載のブローブカード。
- (3) ブローブカード基板面に多数の特は性配級を形成し、とのブローブカード基板上に下層影響層を形成し、この影響層上に多数の将属性配線を 形成し、この下層影響層上に上層絶縁層を形成し、

上記ブローブカード基板及び下層絶縁層の対応する各準電性配線にそれぞれ接続した多数の導電性 配線を上記上層絶縁層上に形成し、この導電性配 線の先端部を接触子に形成したことを特徴とする。 特許請求の範囲第1項又は第2項記載のブローブ カード。

- (4) プローブカード参板は透明材料からなる特 ^が 許請求の範囲第1項ないし第3項のいづれかに記 載のプローブカード。
- (6) 表面に採出する導電性配線を、外部接続部及び接触子部を除き絶線膜で優つた特許請求の範囲第1項ないし第4項のいづれかに記載のブローブカード。
- 3. 発明の詳細な説明

〔 産業上の利用分野 〕

との発明は、半導体装置の電極パッドに接触子 を接触し信号の入出力を行い、 電気特性を改登す るためのプローブカードに関する。

〔従来の技術〕

第 5 図は例えば * Ceramic Blade Probe Card

(カタログ) * 株式会社イーエスジェー社発行に示された、従来のブローブカードを示す射視図である。図において、1はブローブカード悲板で、装面に複数の導電性配線2が形成されている。3はブローブカード を板1に取付けられ、後端が対応する導電性配線2に接触しているブローブ針、4は検査される半導体ウェーハ(以下「ウェーハ」と称する)で、多数の半導体接近5が四角状に形成されている。

上記プローブカードのプローブ針3による半導体装置5の検査状態を、第6図に示す。各プローブ針6を、クエーへ4の半導体装置5上の各電管パッド6にそれぞれ圧接し、電気信号を入出力し電気特性を検査する。

一般的に、半導体装置は同一性能であれば、小形になるほど1枚のウェーハ4上に形成できる半導体装置5の数が多くなり、安価にできる。半導体装置5の大きさを決定する製図の一つに、上部の電気パンド6の大きさ、間隔がある。電気パッド6数が多くなると、その大きさ、間隔が半導体

プローブカードが複雑、かつ、大形になつてします りといり問題点があつた。

との発明は、とのような問題点を解決するため になされたもので、電優パッドの寸法が小さく、 その間隔が狭い半導体装置であつても、接触子が 精度よく電優パッドに接触され、検査することが できるプローブカードを得ることを目的としてい る。

(問題点を解決するための手段)

この発明にかかるブローブカードは、ブローブカード基板面に複数の導電性配線を形成し、これらの配線の先端部を基板面から離した片特はり状の接触子に形成したものである。

(作用)

との発明においては、プローブカード基板に形成された各接触子は、接触端の大きさ、間隔が半導体装織の電極ベッドの大きさ、間隔に対応するように形成されており、配線により形成された各接触子は幅及び間隔が微細に高精度にでき、半導体装制の電極ベッドの大きさ、間隔が狭くても対

装置の寸法に大きく影響し、高価になつてしまり。 【発明が解決しようとする問題点】

電極パッドの大きさ、間隔を小さくできない原因に、プローブカードがある。上記のような従来のプローブカードでは、プローブ針3先端を余り小さく加工することは困難であり、プローブカード芸板1にプローブ針3を彼少間隔で高精度にパットがあことが困難であつた。このため、電極パットのとプローブ針3の位置合わせを行うのに、現状の電極パッド6の大きさ、潤隔より小さくできにくいという問題点があつた。

また、従来のブローブカードでは、半導体接近 5 の各電電パッド 8 の高さのはらつき,ブローン 針 3 の高さのはらつきを吸収して接触するように するため、 長めのブローブ針 3 を斜めにブローン カード基板 1 に取付け、高さ方向に弾性をもたせ ている。検査作業能率を向上のため、ウェーハセ の複数の半導体接近 5 を同時に検査しし、ブロー がカード 1 を破りしてを多数にし、ブロー ブカード 1 を変換化することが考えられるが、

応できて検査が行える。また、各接触子は片特は り状であり、各電優パッドの高さに不同があつて も、支障なく弾性接触する。

(实施例)

第1図はこの発明によるプローブカードの一実施例を示す製部断面図である。11はプローブカード基板、12はこの基板面に形成された複数の導電性配線、15は各導電性配線 12の先端部による接触子で、プローブカード基板 11面から浮かされ片特はり状となつており、最先端に下方に突出する接点部 13a が形成され、半導体装置 5 上の電優ペッド5 に対応するようにしている。

上記接触子 13 を含む各導館性配線 12 は、ブローブカード基板 1 上に、薄膜形成,リソクラフィ、エッチング処理などの工程により、高精度で敬趣に形成することができる。

上記一実施例のブローブカードは、第2図のように、ウエーハムに形成された半母体接近5の各電値パッド6上に、対応する各接般子13を弾性影散し、電気信号が入出力され改変が行われる。

第 3 図はこの発明の他の実施例を示すプローブカードの要部断面図である。プローブカード基板11 の表面に複数の導電性回線 14 が形成され、その先端部は基板1面が浮上らせ片特はり状の接触子15 が形成されていて、最先端には突出する接点部 15 a が設けられている。導電性配線 14 は線影銀保数の大きい材料の下超部 14a と、これより線影吸係数の小さい材料の上超部 14 b との 2 層構造にしている。導電性函線 14 の材料には、例えば下層部 14a にはアルミ材を、上層部 14b にはタングステン材を用いている。

なお、上間部 14b は、第3図では下層部 14a と 全長にわたつて重ねて形成しているが、接触子15 側のみに上層部 14b を重ねた 2 層構造にしてもよ

第4図はこの発明の異なる他の実施例を示す。 プロープカード基板 11上に多数の専電性配線 16 が形成されている。17はプローブカード基板 11 上に形成された下層の絶縁 間で、上面に多数の専 電性配線 18 が形成されている。19 は下層の絶縁

以上のように、この発明によれば、プローブカード基板面に複数の導電性配線を形成し、この導 単性配線の先端部をプローブカード基板面から浮 かし片特はり状の接触子に形成したので、電気が ッドの高さに不同があつても各接触子は弾性接触 して良好な接触ができ、各接触子は配線形成によ り形成され高緒度に微細にでき、相互の歯隔が狭 くされ、各電電パッドの寸法が小さく、間隔が狭 い場合でも、稍度よく接触され微変が支輝なく行 える。

4. 図面の簡単な説明

第1 図はこの発明によるプローブカードの一実施例を示す要部断面図、第2 図は第1 図のプローブカードをウェーへの半導体接近に接触している状態の断面図、第3 図はこの発明の第2 の実施例を示すプローブカードの投部断面図、第4 図はこの発明の第3 の実施例を示すプローブカードの概要斜視図、第5 図は従来のプローブカードを示すを受解視図、第6 図はよ5 図のプローブカードをフェーへの半導体装置に接触している状態の断面

図 17上に形成された上層の絶縁層で、多数の導電性図線 20 による接触子 21 が片持はり状に形成され、導電性図線 16,18 にそれぞれ一体に接続されている。

とうして、半導体接置5の電優パッド6数が多いか、又はウエーハ4の半導体接置5を複数個同時に検査する場合に適用され、プローブカードを小形化できる。

なお、上記実施例ではブローブカード基板 11 には接触子 16 部に怒穴が設けられていない場合 を示したが、点使用窓穴を設けてもよい。

また、プローブカード基板 11 をガラス材など 透明材料で構造し、接触子、導電性配線以外の箇 所で上方から光学的手段により位置検出し、位置 合わせするようにしてもよい。

さらに、製出する事態性配線部を外部接続部及び低限子部を除き絶縁膜で扱つて保護し、異物付倍による配帳間の短絡事故を防ぐようにしてもよ

[発明の効果]

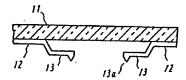
凶である。

4 ··· 半導体ウエーハ、5 ··· 半導体接置、6 ··· 電低パッド、11 ··· ブローブカード基板、12 ··· 導電性配線、14 a ··· 性配線、13 ··· 按触子、14 ··· 導電性配線、14 a ··· 下層部、14 b ··· 上層部、15 ··· 接触子、16,18, 20 ··· 導電性配線、17 ··· 下層の絶線層、19 ··· 上 脳の絶線層、21 ··· 接触子。

なお、図中间一符号は同一又は相当部分を示力。

代理人 大岩 増 雄

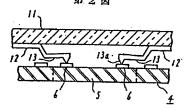
第1図



11: アローブカード基板

12:導電性配線 13:按照子

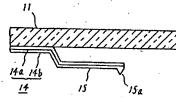
第2図



5: 半導体装置

6:電極パッド

第3图



14a: 下层部 146: 上層部

15:接触子

統 補 正 書 (自発)

持許庁長官殿

1. 事件の表示

特頓昭 62-810411号

2. 発明の名称 プロープカード

3. 制正をする者

事件との関係 特許出願人

住 所

東京都千代田区九の内二丁目2番3号

名 称 (601) 三菱電機株式会社

代表者 志 枝 守 哉

4. 代 理 人

住 所

東京都千代田区丸の内二丁目2番3号

三菱電機株式会社内

氏名 (7375) 弁理士 大岩增雄

(連結先03(213)3421計計部)

5. 補正の対象

明祖書の発明の詳細な説明の概

6. 補正の内容

明湖南第8頁第9~11万0【左右、・・・てもよ

」を削除する。



以

16,18.20:等電性配線 17:下星《花林星 18:上層 4轮线量 21:接触子

